

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-275169

(43)Date of publication of application : 21.10.1997

(51)Int.Cl.

H01L 23/34

H01L 21/60

(21)Application number : 08-101898

(71)Applicant : HITACHI LTD

(22)Date of filing : 01.04.1996

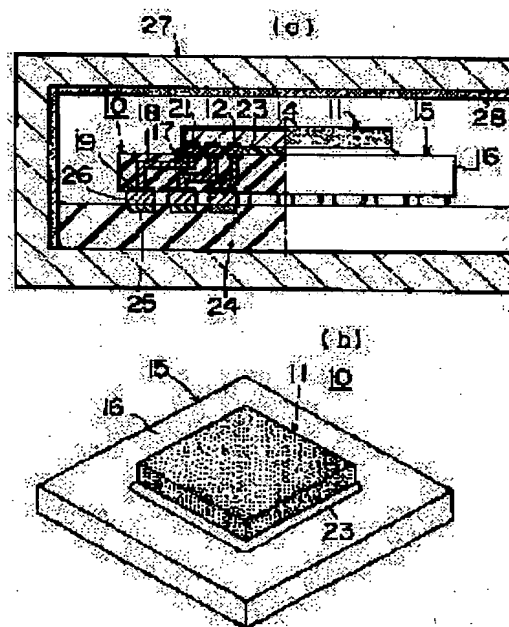
(72)Inventor : ANDO HIDEKO
KIKUCHI HIROSHI

(54) SEMICONDUCTOR DEVICE MOUNTING STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the heat radiation performance and make the housing thinner.

SOLUTION: A mounting structure having a BGA IC 10 mounted in a computer housing 27 is such that this IC 10 has a pellet 11 CCB-connected to one main face of a substrate 15 through connecting terminals 21 formed from bumps and reinforcing resin layer 23 formed between the pellet 11 and substrate 15 which seals these terminals 21 with resin. The surface of the pellet 11 is formed as a black surface 14, except the main face having the terminals 21 and the inner surface of the housing 27 is formed as a black surface 28. Owing to the black color of the pellet 11, the pellet 11 efficiently radiates generated heat while the black color inner surface of the housing efficiently absorbs the heat from the pellet 11, thus efficiently radiating the heat from the pellet 11. Because of absence of structure on the upper side of the pellet 11, the housing 27 can be made thin.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-275169

(43) 公開日 平成9年(1997)10月21日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/34			H 0 1 L 23/34	A
21/60	3 1 1		21/60	3 1 1 S

審査請求 未請求 請求項の数 3 F D (全 6 頁)

(21) 出願番号 特願平8-101898
 (22) 出願日 平成8年(1996)4月1日

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72) 発明者 安藤 英子
 東京都青梅市今井2326番地 株式会社日立
 製作所デバイス開発センタ内
 (72) 発明者 菊地 広
 東京都青梅市今井2326番地 株式会社日立
 製作所デバイス開発センタ内
 (74) 代理人 弁理士 梶原 辰也

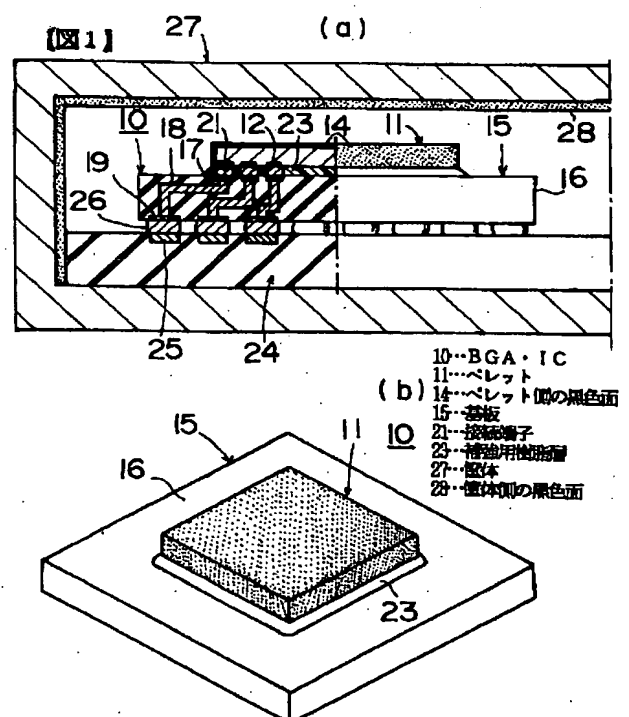
(54) 【発明の名称】 半導体装置の実装構造体

(57) 【要約】

【課題】 放熱性能を高め筐体を薄型化する。

【解決手段】 BGA・IC10がコンピュータの筐体27に実装された実装構造体において、BGA・ICはペレット11が基板15の一主面に bumps から形成された接続端子21でCCB接続され、ペレットと基板との間に接続端子21群を樹脂封止する補強用樹脂層23が形成されて構成されている。ペレット11の接続端子21群を形成された側の主面を除く表面が黒色面14に形成され、筐体27の内面が黒色面28に形成されている。

【効果】 ペレットが黒に着色されているため、ペレットの発熱は効率よく放出され、筐体内面が黒に着色されているため、ペレットからの放熱は筐体に効率よく吸収される。よって、ペレットの発熱は筐体に効率よく放出される。また、ペレットの上側には構造物が無いため、筐体は薄く構成できる。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 半導体ペレットが基板の一主面にバンパから形成された接続端子によって機械的かつ電氣的に接続されているとともに、半導体ペレットと基板との間に接続端子群によって形成された薄い空間に補強用樹脂層が形成されている半導体装置が、筐体の内部に実装されており、

前記半導体ペレットの接続端子群を形成された側の主面を除く表面が黒に着色されているとともに、前記筐体の内面が黒に着色されていることを特徴とする半導体装置の実装構造体。

【請求項2】 前記筐体の内面が凹凸面に形成されていることを特徴とする請求項1に記載の半導体装置の実装構造体。

【請求項3】 前記筐体の外面が凹凸面に形成されていることを特徴とする請求項1または請求項2に記載の半導体装置の実装構造体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の実装構造体、特に、半導体ペレット（以下、ペレットまたはチップという。）がフリップ・チップ（flip chip）接続により配線基板（以下、単に基板という。）にボンディングされている半導体装置の実装構造体に関し、例えば、集積回路が作り込まれたペレットが基板上にコントロールド・コラプス・ボンディング（controlled collapse bonding。以下、CCBという。）により機械的かつ電氣的に接続されている半導体装置の実装構造体に利用して有効な技術に関する。

【0002】

【従来の技術】フリップチップ接続とはペレットが能動素子面を基板に向けて接続される技術である。通常、ペレットに半田等によってバンパ（突起電極、Bump）が形成され、ペレットが裏返しに配されて基板の指定位置に整合された後に、バンパが溶融されて形成される接続端子群によって一括して機械的かつ電氣的に接続される。バンパはペレットの周辺部だけでなく、ペレットの任意の位置に配置することができるため、15×15のマトリクスとただで容易に225個のI/O数が取れる。

【0003】バンパによって形成された接続端子の信頼性はペレットと基板との熱膨張係数（coefficient of thermal expansion）の整合によって決まるため、基板材料にはペレットと同一材料であるシリコン（Si）か、または、炭化シリコン（SiC）や窒化アルミニウム（AlN）のように熱膨張係数がシリコンに近い材料が使用される。

【0004】ところで、コンピュータの実装技術においては、実装遅延を可及的に小さくするために、パッケー

ジによって占有される面積を減少させることが必須である。したがって、ペレット・サイズと同じ程度までコンパクトにしたパッケージが求められるため、フリップ・チップ接続を利用したパッケージが開発されている。このようなパッケージとして、マイクロ・キャリア（micro carrier for LSI chip。以下、MCCという。）がある。すなわち、MCCは基板にペレットが半田バンパによるCCBによってフリップ・チップ接続されているとともに、ペレットが封止体によって気密封止されているパッケージである。シリコン製のペレットとの熱整合を確保するために、このMCCにおいては基板にムライト・セラミックが使用されている。また、基板と共に封止体を形成するキャップには窒化アルミニウム（AlN）が使用されている。

【0005】なお、MCCを述べてある例としては、株式会社日経BP社発行「実践講座VLSIパッケージング技術（下）」1993年5月31日発行P173～P178、がある。

【0006】

【発明が解決しようとする課題】MCCにおいてはペレットの発熱はペレットの裏面からキャップに放出され、さらに、キャップからコンピュータの筐体内部に放熱されるため、放熱効率が低下する。そこで、キャップの上面にヒートシンクを取り付けてキャップから筐体内部への放熱効率を高める構造が採用されている。しかしながら、キャップの上面にヒートシンクを取り付ける構造においては、MCCのサイズが大きくなってしまったため、コンピュータの筐体が大きくなり、コンピュータが大型になってしまうという問題点がある。

【0007】本発明の目的は、放熱性能を高めることができるとともに、薄型化することができる半導体装置の実装構造体を提供することにある。

【0008】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0009】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。

【0010】すなわち、筐体内部に実装される半導体装置は、半導体ペレットが基板の一主面にバンパから形成された接続端子によって機械的かつ電氣的に接続されているとともに、半導体ペレットと基板との間に接続端子群によって形成された薄い空間に補強用樹脂層が形成されており、半導体ペレットの接続端子群を形成された側の主面を除く表面が黒に着色されているとともに、筐体の内面が黒に着色されている。

【0011】前記した手段によれば、半導体ペレットの接続端子群側の主面を除く表面が黒に着色されているため、半導体ペレットの発熱は効率よく放出される。ま

た、筐体の内面が黒に着色されているため、半導体ペレットからの放熱は筐体に効率よく吸収される。したがって、半導体ペレットの発熱は筐体に効率よく放出されることになる。また、半導体ペレットの上側には構造物が無い場合、筐体は薄く構成することができる。

【0012】そして、筐体の内面を凹凸面に形成することにより、筐体の吸熱面積を増加させることができるため、実装構造体としての放熱性能を高めることができる。

【0013】また、筐体の外面を凹凸面に形成することにより、筐体の放熱面積を増加させることができるため、吸熱効率を高めて、実装構造体としての放熱性能を高めることができる。

【0014】

【発明の実施の形態】図1は本発明の一実施形態である半導体装置の実装構造体を示しており、(a)は一部省略正面断面図、(b)は半導体装置の斜視図である。図2(a)、(b)は半導体装置の製造途中を示す各正面断面図である。

【0015】本実施形態において、本発明に係る半導体装置の実装構造体は、パーソナルコンピュータ（以下、コンピュータという。）に使用されるものとして構成されており、その半導体装置はボール・グリッド・アレー形パッケージを備えている半導体集積回路装置（以下、BGA・ICという。）10として構成されている。また、このBGA・IC10は機能的には高い放熱性能が要求されるメモリICとして構成されている。そして、BGA・IC10はペレットと、基板と、樹脂封止体とを備えている。

【0016】本実施形態において、ペレット11はシリコンウエハが用いられて正方形の薄板形状の小片に形成されており、そのアクティブエリアには高集積度のメモリ素子を含む集積回路（以下、集積回路という。）が作り込まれている。集積回路が作り込まれたアクティブエリアは、ペレット11の一面側に位置されており、そのアクティブエリア側の主面（以下、第1主面ということがある。）の周辺部には、集積回路を外部に電気的に引き出すための電極パッド12が複数個、周方向に間隔を置かれて配設されている。各電極パッド12には後記する接続端子を形成するための半田バンプ13がそれぞれ突設されており、半田バンプ13は半田材料が用いられて半球形状に形成されている。

【0017】また、ペレット11のアクティブエリアと反対側の主面（以下、第2主面ということがある。）および4枚の側面には、黒色面14が形成されている。黒色面14はペレット11の第2主面および側面に黒色インク等を被着することによって形成されている。

【0018】他方、BGA・IC10の基板15は本体16を備えている。この本体16はアルミナ・セラミックス等の絶縁材料が用いられてペレット11よりも充分に

大きな正方形の平板形状にされている。本体16の一面（以下、上面とする。）には多数個のCCB用パッド（以下、パッドという。）17が、前記ペレット11に突設された各半田バンプ13にそれぞれ対応するように配列されて形成されている。パッド17の表面は前記した半田バンプ13との半田濡れ性を確保し得るように表面処理（図示せず）が施されている。

【0019】また、本体16の下面にはパッド17と対応する数の外部端子19が本体16の全面にわたって均一なマトリクス状に配列されており、各外部端子19は各パッド17に互いに電気的に独立するように各電気配線18を介して接続されている。各外部端子19にはBGA・IC10を後記するマザーボードに実装するための実装用バンプ20が半田材料を用いられて半球形状に形成されている。

【0020】以上のように構成された基板15には前記構成に係るペレット11が、接続端子形成工程においてCCBによって機械的かつ電気的に接続される。すなわち、図2(a)に示されているように、ペレット11の各半田バンプ13が基板15の各パッド17にそれぞれ整合するフェイスダウン状態にて、ペレット11は基板15に位置合わせされるとともに、フラックスまたは半田クリーム（図示せず）によって仮接着される。この後、不活性ガス（例えば、窒素ガス）雰囲気の中において、適当なリフロー処理が実施されることによって、各半田バンプ13は予め設定された温度で同時に溶融される。このリフロー処理によって、各半田バンプ13による各接続端子21が図2(b)に示されているようにそれぞれ同時に形成される。この接続端子21群の形成によってペレット11と基板15との結合体であるBGA・IC10が製造されたことになる。

【0021】このBGA・IC10において、ペレット11は基板15に接続端子21群によって機械的に接続された状態になるとともに、その集積回路が基板15の各外部端子19に各電極パッド12、接続端子21、パッド17および電気配線18を介して電気的に接続された状態になる。

【0022】このようにして接続端子21群によって機械的かつ電気的に接続されたペレット11と基板15との対向面間には、薄い空間22が各接続端子21の高さによって形成される。この薄い空間22は面積がペレット11と等しく高さが接続端子21と等しく、床面から天井面の高さが平面面積よりもきわめて広い状態になっている。そして、この薄い空間22には接続端子21群を補強するための樹脂層23がポッティング法によって形成される。すなわち、補強用樹脂層23はエポキシ樹脂を主成分とする液状の封止樹脂材料が基板本体16上のペレット11の薄い空間22に全体的に均一になるように充填された後、硬化されることにより、成形される。この補強用樹脂層23は接続端子21群を完全に包

囲した状態になっているため、接続端子21群およびペレット11のアクティブエリアを樹脂封止した状態になっている。

【0023】以上のようにして製造され構成されたBGA・IC10はマザーボード24に他の電子部品や電子装置（図示せず）と共に実装される。BGA・IC10のマザーボード24への実装に際して、マザーボード24の実装面に形成された各ランド25にBGA・IC10下面の各実装用パンプ20がそれぞれ整合されてリフロー半田付け処理されることにより、各実装用接続端子26がそれぞれ形成される。BGA・IC10はこの実装用接続端子26群によってマザーボード24に機械的かつ電気的に接続された状態になる。

【0024】BGA・IC10が実装されたマザーボード24はコンピュータの筐体27に挿入されて固定される。筐体27は厚さの薄い箱形状に形成されており、その内面には黒色面28が全体的に形成されている。黒色面28は黒色の塗料等を被着することにより形成することができる。

【0025】次に、本実施形態の作用および効果を説明する。マザーボード24に実装されたBGA・IC10が筐体27の内部で稼働されてペレット11が発熱した場合に、ペレット11の第2主面および側面が黒色面14に形成されているため、ペレット11の熱は筐体27の空中へ効率よく放出される。そして、筐体27の内面が黒色面28に形成されているため、ペレット11からの放熱は筐体27に効率よく吸収される。したがって、ペレット11の発熱は筐体27に効率よく放出させることができる。

【0026】他方、ペレット11の上側には気密封止体のキャップや放熱フィン等の構造物が無いため、筐体27の高さはBGA・IC10の略全高まで低く設定することができ薄く構成することができる。また、BGA・IC10のペレット11と基板15との間には補強用樹脂層23が形成されていることにより、接続端子21群およびペレット11のアクティブエリアが樹脂封止されているため、BGA・IC10を全体的に気密封止しなくとも耐湿性は維持することができる。

【0027】図3は本発明の他の実施形態である半導体装置の実装構造体を示す各一部省略正面断面図であり、(a)は実施形態2を、(b)は実施形態3をそれぞれ示している。

【0028】図3(a)に示されている実施形態2が前記実施形態1と相違する点は、筐体27内面の黒色面28がさらに凹凸面29に形成されている点にある。本実施形態2によれば、筐体27内面の黒色面28が凹凸面29に形成されていることにより、筐体27の吸熱面積が増加されるため、筐体27においては実装構造体全体としての放熱性能を高めることができる。

【0029】図3(b)に示されている実施形態3が前

記実施形態1と相違する点は、筐体27の外面に凹凸面30が形成されている点にある。本実施形態3によれば、筐体27の外面に凹凸面30が形成されていることにより、筐体27の放熱面積が増加されて筐体27が冷却され易くなるため、その分、筐体27の吸熱効率を高めて、筐体27においては実装構造体全体としての放熱性能を高めることができる。

【0030】以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0031】例えば、パッケージ構造は、ボール・グリッド・アレー(BGA)パッケージに限らず、チップ・オン・ボード形パッケージ等のパッケージを使用することができるし、フリップ・チップ等のベアチップ直接組み込み技術等を使用することができる。また、ペレットの平面形状は正方形に限らず、長方形でもよい。

【0032】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるコンピュータに使用される半導体装置の実装構造体に適用した場合について説明したが、それに限定されるものではなく、通信機器やその他の電気製品等の半導体装置の実装構造体装置全般に適用することができる。特に、本発明は、高い放熱性能および薄型化が要求される半導体装置の実装構造体を利用して優れた効果が得られる。

【0033】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、次の通りである。

【0034】半導体ペレットの接続端子群側の主面を除く表面を黒に着色することにより、半導体ペレットの発熱を効率よく放出させることができ、かつまた、筐体の内面を黒に着色することにより、半導体ペレットからの放熱を筐体に効率よく吸収させることができるため、半導体ペレットの発熱を筐体に効率よく放出させることができる。また、半導体ペレットの上側には構造物が無いため、筐体を薄く構成することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態である半導体装置の実装構造体を示しており、(a)は一部省略正面断面図、(b)は半導体装置の斜視図である。

【図2】(a)、(b)は半導体装置の製造途中を示す各正面断面図である。

【図3】本発明の他の実施形態である半導体装置の実装構造体をそれぞれ示す各一部省略正面断面図であり、(a)は実施形態2を、(b)は実施形態3をそれぞれ示している。

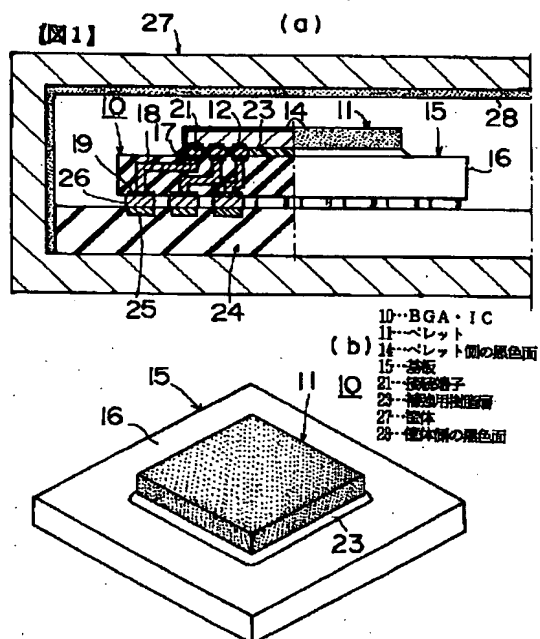
【符号の説明】

10…BGA・IC(半導体装置)、11…ペレット(半導体ペレット)、12…電極パッド、13…半田バ

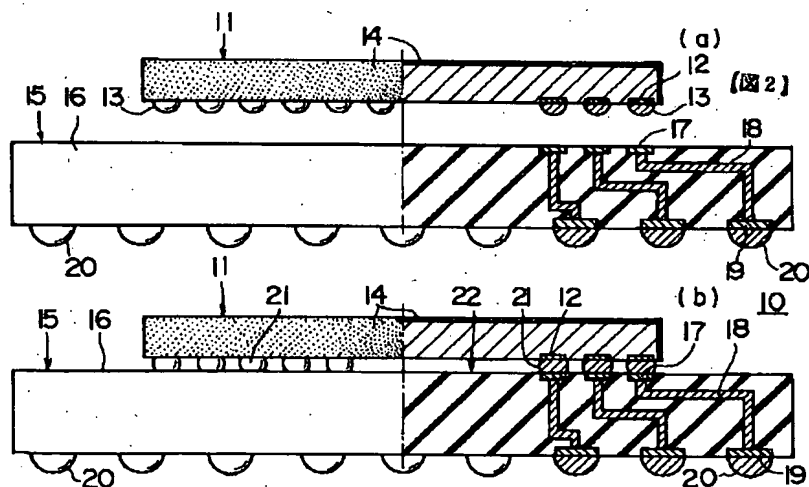
ンプ、14…ペレット側の黒色面、15…基板、16…本体、17…CCB用パッド（パッド）、18…電気配線、19…外部端子、20…実装用バンプ、21…接続端子、22…薄い空間、23…補強用樹脂層、24…マ

ザーボード、25…ランド、26…実装用接続端子、27…筐体、28…筐体側の黒色面、29…凹凸面、30…凹凸面。

【図1】



【図2】



【図3】

